

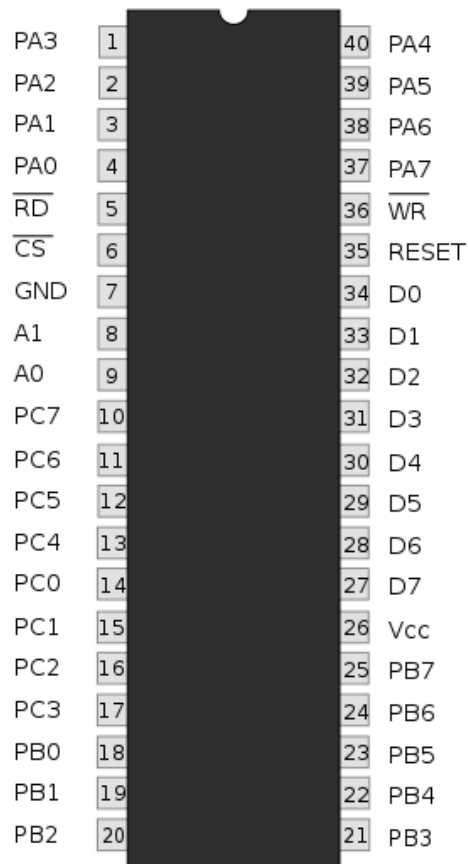
## Interfaccia 8255: Il chip

Il circuito integrato INTEL 8255A permette di realizzare un'interfaccia per I/O programmabile adatta a collegare una generica periferica al bus della CPU. Inizialmente sviluppato per il processore Intel 8085, fa parte di una famiglia più ampia di chip chiamata MCS-85, e fu usato anche nei processori che la Intel produsse in seguito.

Principalmente implementa un'interfaccia di I/O parallela, storicamente usata nei calcolatori per connettere una stampante, ma che col passare del tempo è stata progressivamente rimpiazzata dalla diffusione della tecnologia USB.

L'interfaccia permette di eseguire l'I/O di bit, nibble, e byte in maniera completamente programmabile via software, in modo da rendere inutile l'uso di circuiti logici esterni.

Nel seguito riportiamo la piedinatura completa del chip:



Il numero totale dei pin è 40, di cui 24 vengono usati per l'I/O. Descriviamo brevemente le loro funzionalità.

### **Alimentazione**

I pin **VCC** e **GND** vengono usati rispettivamente per l'alimentazione (+5 volt) e il collegamento a massa.

### **Bus dati**

Si tratta di un buffer bidirezionale a 8 bit (da **D0** a **D7**), il cui compito è quello di interfacciare l'8255 con il bus di sistema.

I dati vengono trasmessi o ricevuti sul buffer in corrispondenza dell'esecuzione di opportune istruzioni di I/O sulla cpu.

Le word di controllo e le informazioni di stato vengono trasmesse tramite questo buffer.

## **Logica di controllo per lettura/scrittura**

I pin appartenenti a questo blocco hanno il compito di gestire i trasferimenti di dati, accettano input dal bus di sistema degli indirizzi e da quello di controllo.

Nel dettaglio, ciascun pin appartenente a questo blocco svolge le seguenti funzionalità:

### **CS (*Chip select*)**

Un input basso su questo pin abilita la comunicazione tra 8255 e CPU.

### **RD (*Read*)**

Un valore di input basso su questo pin permette alla CPU di leggere dal bus dati, nel quale l'8255 avrà posto dei dati significativi.

### **WR (*Write*)**

Un valore di input basso su questo pin permette alla CPU di scrivere sul bus dati, informazioni che verranno lette dall'8255.

### **A0 e A1**

Questi due pin permettono, insieme a RD e WR, di selezionare una delle porte interne o il registro di controllo. Solitamente vengono collegate a questi pin i bit meno significativi del bus degli indirizzi del sistema.

### **RESET**

Un valore di input basso cancella il contenuto delle porte e del registro di controllo.

## **Interfaccia 8255: Gruppi, porte e modi di funzionamento**

### **Controlli relativi ai gruppi A e B**

I 24 pin di I/O possono essere programmati individualmente in due gruppi (A e B) da 12 pin, utilizzabili in tre diverse modalità operative.

Il gruppo A è formato dalla porta A più la parte superiore della porta C, mentre il gruppo B è formato dalla porta B più la parte inferiore della porta C.

La configurazione funzionale di ciascuna porta viene programmata via software, ciò viene realizzato tramite una parola di controllo che contiene informazioni quali la modalità operativa scelta.

La parola di controllo viene posta nel registro di controllo, che può essere solamente scritto (e mai letto) tramite i pin che implementano la logica di lettura/scrittura.

### **Porte A, B e C**

L'8255 contiene 3 porte a 8 bit (A, B e C) ciascuna delle quali possiede caratteristiche specifiche.

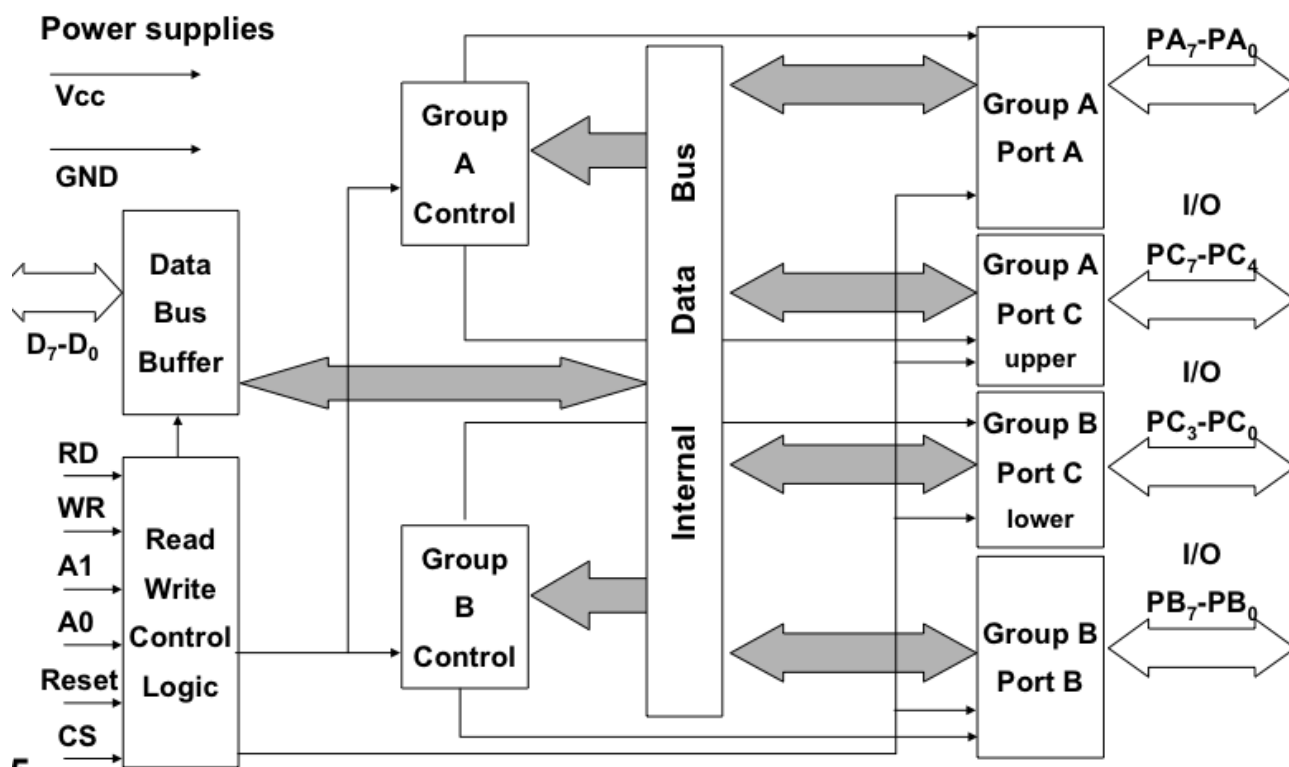
porta A: Svolge la funzione di un latch/buffer di output a 8 bit, e di un latch di input a 8 bit.

porta B: Svolge la funzione di un latch/buffer di input/output a 8 bit.

porta C: Svolge la funzione di un latch/buffer di output a 8 bit, e di un buffer di input a 8 bit. Questa porta può essere suddivisa in due porte (lower e upper, comprendenti i primi 4 bit alti e i primi 4 bit bassi) nella modalità di controllo.

Dal punto di vista del programmatore l'8255 si presenta quindi, come un insieme di 4 registri da 8 bit, corrispondenti alle 3 porte ed al registro di controllo. Accedendo ai registri associati alle 3 porte si esegue il trasferimento dati, mentre accedendo in scrittura al registro di controllo si definisce il modo di funzionamento per ciascuna porta. I 4 registri sono accessibili tramite i pin  $D_{0-7}$ , selezionando quello desiderato con i pin  $A_0$  e  $A_1$ .

Nel seguito riportiamo uno schema a blocchi che illustra il funzionamento logico del dispositivo:



## Modi di funzionamento

Nell'8255 i modi di funzionamento servono per descrivere come un determinato gruppo di porte funziona, per tale motivo è fondamentale la suddivisione delle porte in due gruppi.

Si ha la possibilità di usare tre diversi modi operativi:

- modo 0: basic input/output,
- modo 1: strobed input/output,
- modo 2: bidirectional bus.

Al reset l'8255 è inizializzato con tutte le porte programmate in modo 0 in input.

Nel modo 0, ciascun gruppo di 12 pin può essere programmato considerando insieme di 4 bit come input o output: non vi è quindi alcuna forma di handshaking. Nel secondo modo, il modo 1, ciascun gruppo può essere programmato considerando che 8 dei pin del gruppo sono usati per l'input o l'output. Dei rimanenti 4 pin, 3 vengono usati per l'handshaking, mentre 1 viene usato per il segnale di controllo degli interrupt. Infine il modo 2 implementa un bus bidirezionale, in cui 8 delle linee sono usate per i dati, mentre altre 5 linee (una viene prestata dall'altro gruppo) sono usate per l'handshaking.

Nel caso in cui l'8255 venga fatto funzionare nel modo 1 o nel modo 2, il dispositivo può ricevere un segnale di interrupt request tramite il pin opportuno della porta C.

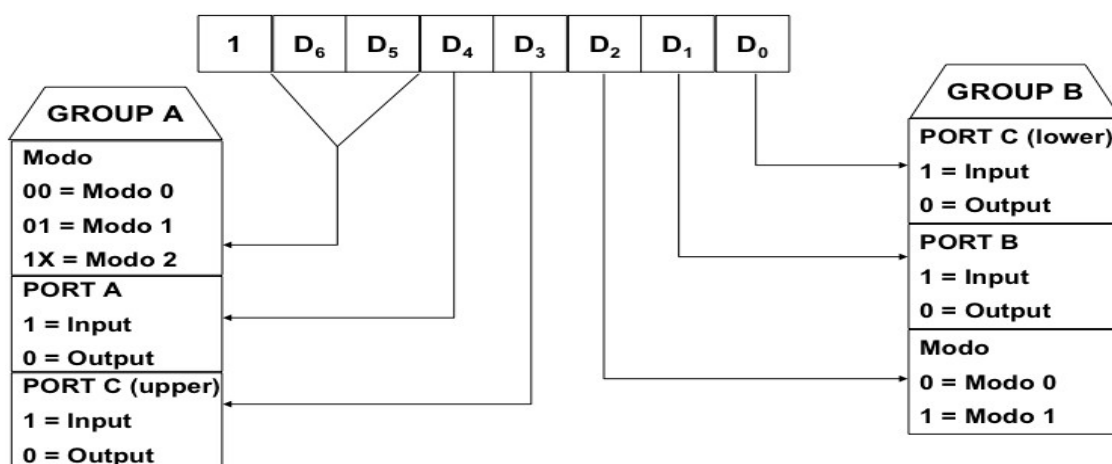
E' possibile effettuare un mascheramento di tali segnali ponendo a 0 il flip flop **INTE** (*interrupt enable*), tramite la funzionalità di set/reset del bit della porta C che vedremo nel seguito.

Viene effettuato il reset dei flip flop di mascheramento ogni volta che si seleziona un modo o che il dispositivo viene resettato.

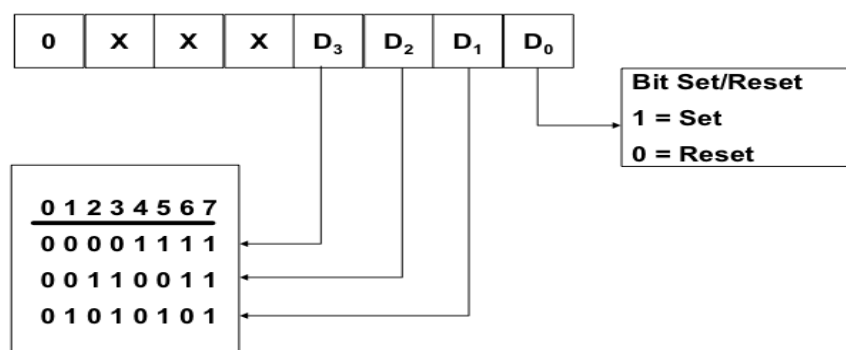
## Interfaccia 8255: Parola di Controllo

La parola di controllo viene scritta dalla CPU nel registro di controllo dell'8255. Può avere due funzionalità.

- La prima funzionalità permette di programmare il dispositivo impostando il modo di funzionamento delle porte dell'8255. Le possibili configurazioni sono illustrate nella seguente figura.



- La seconda funzionalità permette di effettuare la scrittura di un valore logico in un singolo bit della porta C (*single bit set/reset*) impostando i bit D<sub>0-3</sub> alla posizione del bit da modificare e D<sub>0</sub> al valore da attribuire. Il valore dei bit segnati con X in figura non è significativo.



Esempio: CW = 01111111 porta il pin 7 (111 in binario) a livello logico alto (1).

## Interfaccia 8255: Modo 0

Questa configurazione operativa permette di instaurare su tutte le 3 porte le normali funzioni di lettura o scrittura di un dato. Non è richiesto alcun segnale di handshaking in quanto i dati vengono semplicemente letti o scritti nelle porte.

Caratteristiche:

- due Porte ad 8 bit e due Porte a 4 bit;
- qualsiasi Porta può essere definito come ingresso o come uscita;
- le uscite sono memorizzate;
- gli ingressi sono memorizzati;
- sono possibili 16 diverse combinazioni di I/O.

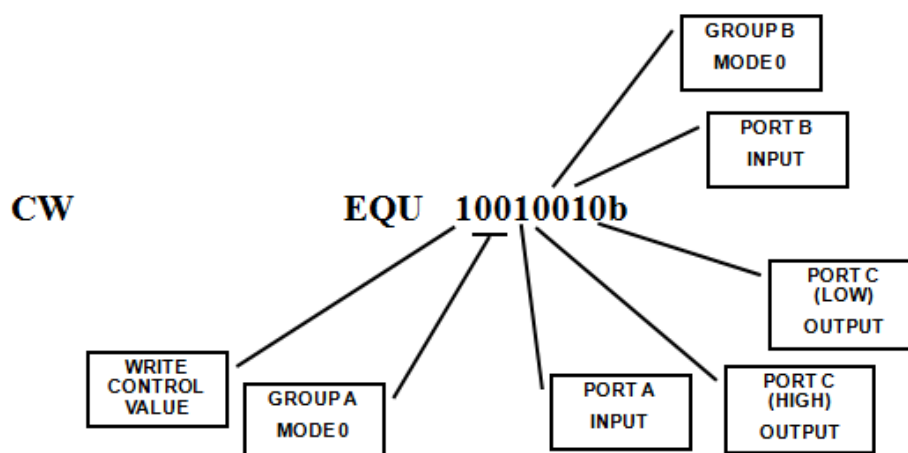
Esempio di funzionamento in Modo 0 :

Si consideri un sistema a microprocessore basato su 8086 che deve comunicare tramite un'interfaccia di comunicazione parallela 8255:

- Acquisisce un valore dalla porta PA
- Ripete il carattere acquisito sulla porta PC.

L'8255 è mappato all'indirizzo 50H.

La Control Word relativa all'esercizio è illustrata nella seguente figura.



Di seguito si riporta il codice del corrispettivo programma Assembly.

```
; Valori di inizializzazione
PORTA EQU 50H           ; Indirizzi porte
PORTB EQU 51H
PORTC EQU 52H
CONTROL EQU 53H         ; Indirizzo registro di controllo
CW EQU 10010010b        ; Parola di controllo
```

```

; Programma
    MOV DX, CONTROL      ; Scrittura del registro di controllo
    MOV AL, CW
    OUT DX, AL
    MOV DX, PORTA
    IN AL, DX             ; Acquisizione dato dalla porta A
    MOV CX, DELAY
ciclo: LOOP ciclo         ; Ciclo di busy waiting prima di effettuare
    MOV DX, PORTC         ; l'operazione di scrittura
    OUT DX, AL            ; Scrittura dato sulla porta C

```

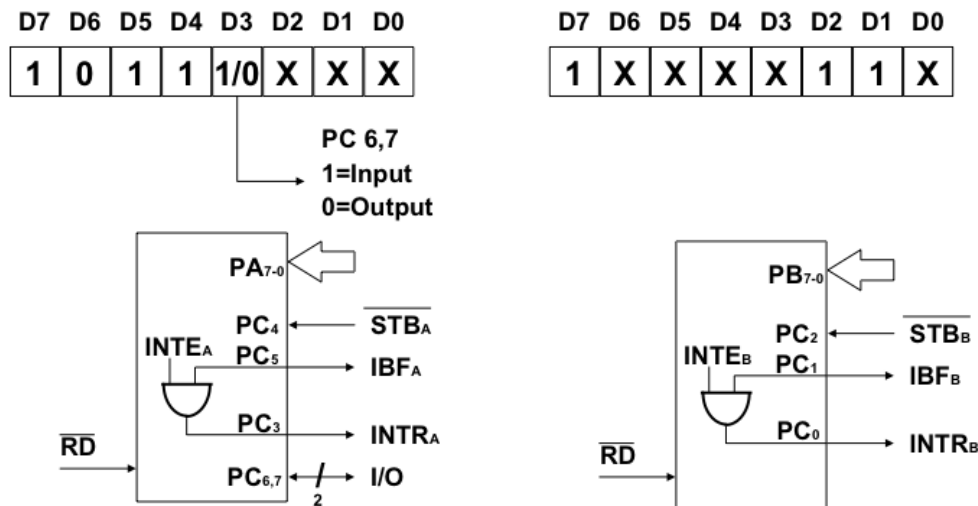
## Interfaccia 8255: Modo 1

Questo modo permette di trasferire dati dalla porta A o B mediante il controllo di segnali di handshaking, associati alle linee della porta C. Utilizza un protocollo di tipo handshake unidirezionale (R/W), nella quale sono definiti due segnali: uno di **DATO PRONTO** inviato dal trasmettitore quando il dato da trasmettere è pronto sulla porta ed uno di **DATO RICEVUTO** inviato dal ricevitore quando il dato trasmesso è stato immagazzinato. Nel modo 1 la porta A e la porta B possono essere individualmente come porte di input o di output, per cui possono essere effettuate applicazioni di tipo diverso.

Caratteristiche:

- due gruppi di trasferimento (Gruppo A e Gruppo B);
- ciascun gruppo contiene una porta di dati ad 8 bit ed una porta di controllo dei dati da 4 bit;
- le due porte di dati ad 8 bit possono essere sia d'ingresso che d'uscita, sia le uscite che gli ingressi sono memorizzati su latch;
- le due porte a 4 bit vengono usati per emettere i segnali di controllo e fornire lo stato del dispositivo alle periferiche collegate alle due porte ad 8 bit;
- le linee della porta C non utilizzate come controlli possono essere programmate in ingresso o in uscita.

Uno schema che illustra le funzionalità del modo 1 in input è riportato nella figura seguente.

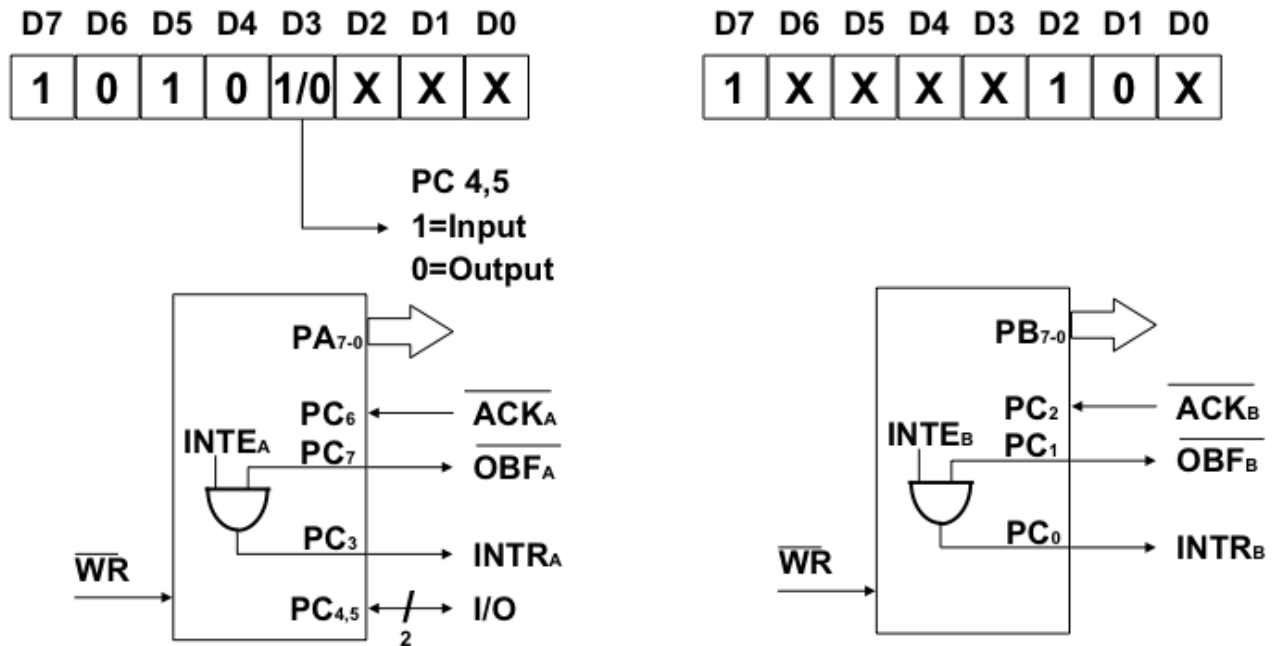


Definiamo adesso il significato dei segnali di controllo in ingresso e uscita.

## Segnali di Controllo in Input

- **STB** (*Strobe Input*): quando assume un valore basso permette il caricamento del dato nell'input latch.
- **IBF** (*Input Buffer Full*): quando assume un valore alto indica che il dato è stato caricato correttamente nel latch di input, viene usato come acknowledgment. IBF è settato quando STB va basso, ed è resettato dal fronte di salita di RD.
- **INTR** (*Interrupt Request*): se assume un valore alto, viene inviata una richiesta di interrupt alla cpu. INTR è settato quando STB va alto, IBF e INTE sono entrambi alti (infatti nella figura precedente sono entrambi collegati ad una porta and); è resettato sul fronte di discesa di RD.
- **INTE A** (*Interrupt Enable per il gruppo A*): viene controllato dal bit set/reset di PC4, se basso disattiva gli interrupt per il gruppo A.
- **INTE B** (*Interrupt Enable per il gruppo B*): viene controllato dal bit set/reset di PC2, se basso disattiva gli interrupt per il gruppo B.

Il seguente schema illustra le funzionalità del modo 1 in output.zz



## Segnali di Controllo in Output

- **OBF** (*Output Buffer Full*): quando assume un valore basso indica che la CPU ha scritto il dato sulla porta. Viene settato sul fronte di salita di WR e resettato quando ACK diventa basso.
- **ACK** (*Acknowledge Input*): quando assume un valore basso informa l'8255 che il dato è stato ricevuto dalla periferica.
- **INTR** (*Interrupt Request*): un valore alto può essere usato come richiesta di interrupt per la CPU. INTR è resettato sul fronte di discesa di WR, ed è settato quando ACK è alto, e sia OBF che INTE sono alti.
- **INTE A, INTE B**: sono stati descritti in precedenza.

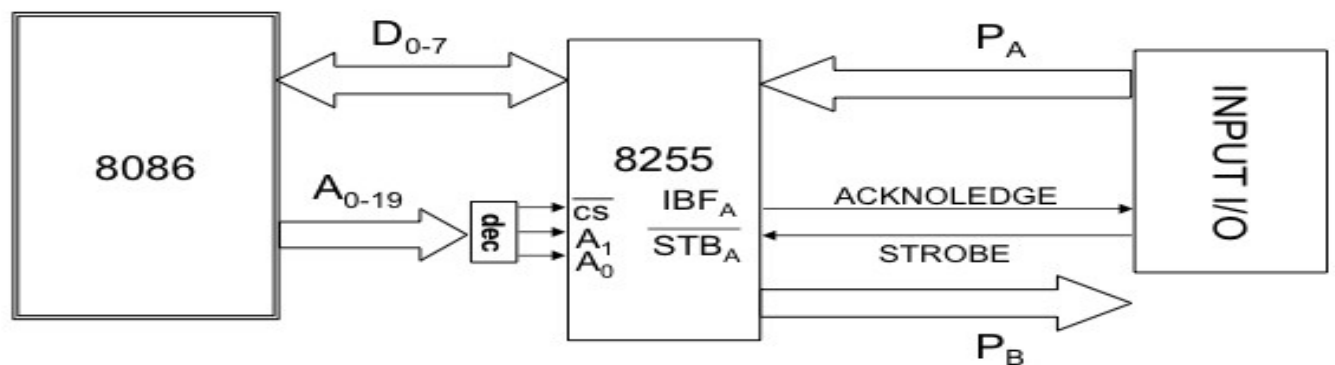
### Esempio di funzionamento in Modo 1:

Un sistema a microprocessore basato su 8086 deve ricevere ed elaborare valori provenienti da un dispositivo esterno. Tramite un'interfaccia parallela 8255 all'indirizzo 50H.



1. Il sistema riceve dal dispositivo esterno un valore in input ed un segnale di STROBE a segnalare che un dato è stato inviato.
2. Segnala al dispositivo esterno la disponibilità a ricevere un nuovo dato tramite un segnale di ACKNOWLEDGE.
3. Ogni 200 valori ricevuti, il processore 8086 ne esegue la media e la mette a disposizione dell'esterno tramite lo stesso 8255.

Uno schema strutturale del sistema descritto è riportato in figura.



Una soluzione al problema in linguaggio Assembly basata sul polling, è riportata di seguito:

```
; Definizione delle costanti e della parola di controllo
PORTA EQU 50H                ; Indirizzi porte
PORTB EQU 51H
PORTC EQU 52H
CONTROL EQU 53H              ; Indirizzo registro di controllo
CW EQU 10110000b             ; Parola di controllo

; inizializzazione dispositivo
MOV AL, CW
MOV DX, 53H
OUT DX, AL

;Programma principale

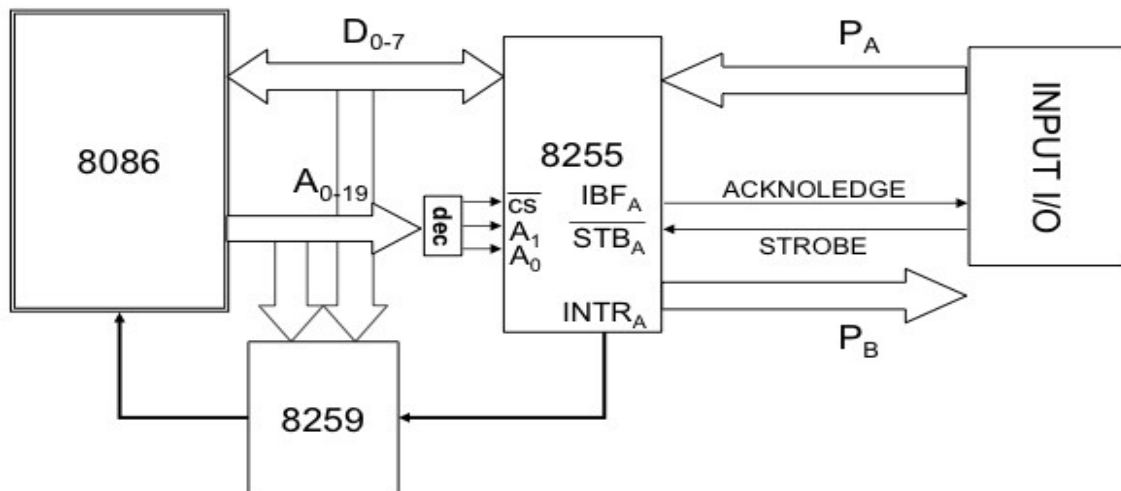
        MOV BX, 0
        MOV DI, 0
        MOV CX, 200
        MOV DX, PORTC
non_pronto: IN AL, DX
           TEST AL, 00010000b    ; Controlla il pin IBF (Polling)
           JZ non_pronto
           INC DI
           MOV DX, PORTA
           IN AL, DX
           CBW
```

```

ADD BX, AX          ; Effettua la somma dei 200 valori
CMP DI, CX
JNE non_pronto
XCHG BX, AX
DIV CL              ; Calcola la media, viene posta in AL
MOV DX, PORTB
OUT DX, AL

```

Una soluzione alternativa, facente uso di un meccanismo di interrupt realizzato mediante un dispositivo 8259, è riportata di seguito.



```

; Inizializzazione dispositivo

```

```

MOV AL, CW
MOV DX, 53H
OUT DX, AL
MOV AL, SPC4
OUT DX, AL

```

```

; Programma principale

```

```

MOV DI, 0
MOV CX, 200

```

```

non_pronto: HLT

```

```

; Pone il sistema in uno stato di
; attesa da cui si esce esclusivamente
; con un evento di interrupt

```

```

CMP DI, CX
JNE non_pronto
XCHG BX, AX
DIV CL
MOV DX, PORTB
OUT DX, AL

```

```

; Calcola la media e la pone in AL

```

```

; Procedura di gestione dell' INTERRUPT

```

```

leggi PROC

```

```

; Viene eseguita 200 volte in
; corrispondenza della ricezione di
; ogni interrupt

```

```

MOV DX, PORTA
IN AL, DX

```

```

CBW
ADD BX, AX          ; Calcola la somma dei valori
INC DI
IRET
leggi ENDP

```

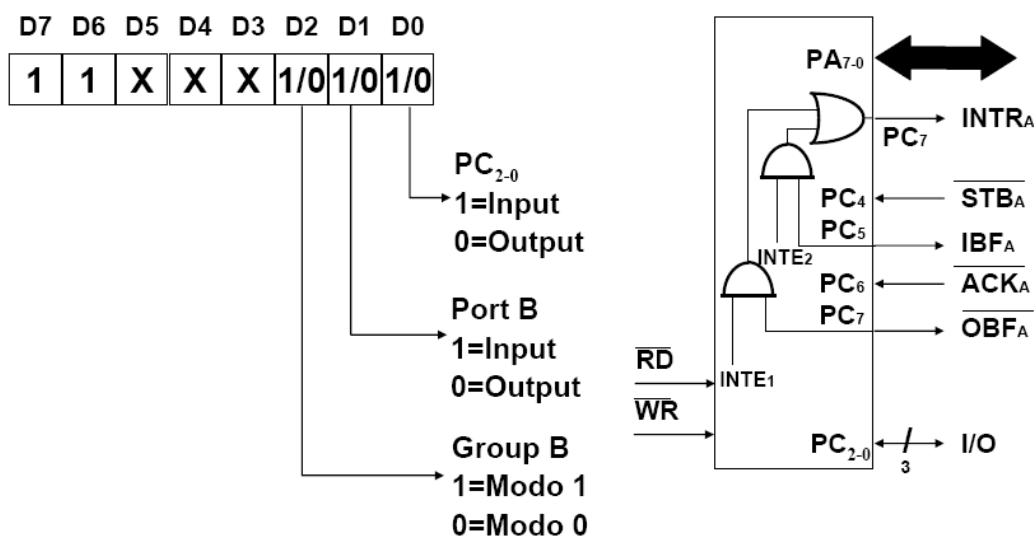
## Interfaccia 8255: Modo 2

Questa configurazione operativa permette all'8255A di interfacciarsi direttamente ad un dispositivo avente un bus bidirezionale ad 8 bit. I segnali di controllo (con modalità di handshake bidirezionale) permettono di regolare il flusso dei dati in maniera analoga a quella vista per il Modo 1, è possibile inoltre sia generare un segnale di interrupt che di abilitarne e disabilitarne il funzionamento.

Caratteristiche:

- si può usare solo il gruppo A;
- un bus bidirezionale ad 8 bit disponibile sul port A e 5 linee di controllo accessibili sul port C;
- sia gli ingressi che le uscite sono memorizzate su latch;
- il port di controllo a 5 bit (port C) viene usato per controllare e leggere lo stato del bus bidirezionale ad 8 bit (port A);
- il port B invece potrà essere, indipendentemente, utilizzato in modo zero o uno.

Uno schema che illustra le funzionalità del modo 2 in input è riportato in figura.



I segnali di controllo relativi al modo 2 sono i seguenti:

- **INTR**: assume un valore alto per determinare una richiesta di interrupt per la CPU.
- **OBF**: assume un valore basso per indicare che la CPU ha scritto un dato sulla porta A.
- **ACK**: assume un valore basso per abilitare l'invio di un nuovo dato.
- **STB**: se assume un valore basso si carica il dato nell'input latch.
- **IBF**: se assume un valore alto indica che il dato è stato caricato sull'input latch.
- **INTE 1** (*InterruptEnable*): controllato dal bit set/reset di PC 6 .
- **INTE 2** (*InterruptEnable*): controllato dal bit set/reset di PC 4 .

## **Interfaccia 8255: Applicazioni**

L'8255 è uno strumento molto potente per interfacciare delle periferiche ad un sistema. Implementa l'uso ottimale dei pin disponibili, ed è abbastanza flessibile da interfacciare un gran numero di dispositivi di I/O senza il bisogno di una logica esterna aggiuntiva. Inoltre la possibilità di definire una I/O service routine e di impostare delle parole di controllo adeguate per determinate applicazioni, rende il dispositivo adattabile a diverse esigenze.