

PROGETTO DI SISTEMI OPERATIVI

Esercizi proposti e svolti di teoria
Tratti da compiti di esame

Gestione Memoria

- (1/9/2008) Sia dato un sistema di memoria virtuale con paginazione, nel quale vengono indirizzati i Byte. Il sistema dispone di TLB (Translation Look-aside Buffer), su cui si misura sperimentalmente un "hit ratio" del 99 %. La tabella delle pagine ("page-table") viene realizzata con uno schema a due livelli, nel quale un indirizzo logico di 32 bit viene suddiviso (da MSB a LSB) in 3 parti: p1, p2, d, rispettivamente di 10 bit, 11 bit, 11 bit. Non si utilizzano ulteriori strutture dati (quali tabelle di hash o inverted page table) per velocizzare gli accessi.
 - Si dica che cosa si intende con "hit ratio"
 - Si illustri lo schema della page-table e la sua dimensione complessiva, per un processo P1 avente spazio di indirizzamento virtuale di 100 MByte.
 - Si calcolino frammentazione esterna e interna per il processo P1 (vedi punto precedente).
 - Supponendo che la memoria RAM abbia tempo di accesso di 300 ns, si calcoli il tempo effettivo di accesso (EAT) per il caso proposto (hit ratio = 99 %)
- (6/4/2007) Si consideri la seguente sequenza di riferimenti in memoria nel caso di un programma di 640 parole: 101, 211, 14, 323, 170, 209, 185, 615, 346, 234, 558, 364
Si determini la stringa dei riferimenti supponendo che la dimensione delle pagine sia di 150 parole. Sapendo che la memoria principale a disposizione per il programma è di 450 parole e che si utilizza come algoritmo di rimpiazzamento second chance, determinare quanti page fault si verificheranno (è richiesta la visualizzazione del resident set dopo ogni riferimento).

R.

Spazio degli indirizzi virtuali = 0-639

|pagina| = |frame| = 150

N. pagine (virtuali) = $\lceil 640/150 \rceil = 5$

N. frame (reali) = $450/150 = 3$

Stringa di riferimento (per ogni indirizzo, lo si divide per 150) : 0, 1, 0, 2, 1, 1, 1, 4, 2, 1, 3, 2

Tra parentesi bit di riferimento (inizializzato a 0 dopo page fault)

Notazione: **page fault** – **no p.f.** – **second chance** – **FIFO head** – **FIFO tail** – **FIFO head/tail**

0	1	0	2	1	1	1	4	2	1	3	2
0(0)	0(0)	0(1)	0(1)	0(1)	0(1)	0(1)	0(0)	2(0)	2(0)	2(0)	2(1)
	1(0)	1(0)	1(0)	1(1)	1(1)	1(1)	1(0)	1(0)	1(1)	1(0)	1(0)
			2(0)	2(0)	2(0)	2(0)	4(0)	4(0)	4(0)	3(0)	3(0)

- (1/11/2008) Si consideri la seguente sequenza di riferimenti in memoria nel caso di un programma di 1000 parole: 151, 411, 714, 823, 270, 209, 185, 615, 346, 234, 558, 364
Si determini la stringa dei riferimenti supponendo che la dimensione delle pagine sia di 200 parole. Supponendo che si utilizzi un algoritmo di rimpiazzamento di tipo working set (con finestra di tempo 4, determinare quanti page fault si verificheranno (è richiesta la visualizzazione del resident set dopo ogni riferimento), nonché la dimensione media del resident set.

R.

Spazio degli indirizzi virtuali = 0-999

|pagina| = |frame| = 200

N. pagine (virtuali) = $1000/200 = 5$

Stringa di riferimento

2. (13/7/2009) Sia dato un sistema di memoria virtuale con paginazione a richiesta (*demand paging*).
- Che cosa si intende con i termini “resident set” e “working set” ?
 - Quale è l’obiettivo della politica di paginazione “working set” ? Perché la sua realizzazione esatta può essere inefficiente ?
 - Sia data la seguente sequenza di riferimenti a pagine:
5, 4, 3, 2, 5, 5, 2, 4, 5, 1, 1, 5, 1, 4, 3, 2, 1, 4.
Si determini, per ognuno degli accessi in memoria, il resident set e la presenza o meno di un page fault, nei due casi seguenti: (a) utilizzando come algoritmo di rimpiazzamento la politica “working set” (esatta); (b) si applichi successivamente una variante, in cui il resident set viene aggiornato solo in corrispondenza di un page fault (non viene quindi ridotto qualora si acceda a una pagina già nel resident set). Si consideri una finestra $\Delta=4$.
3. (4/7/2007) Sia dato un processore dotato di TLB (Translation Lookaside Buffer). Supponendo che un accesso a memoria RAM costi 180 ns, e che un accesso alla TLB richieda 20 ns, quale deve essere la percentuale di successo (hit ratio) negli accessi alla TLB, in modo da ottenere un tempo medio di accesso a memoria di 220 ns ?
4. (31/8/2007) Sia dato un sistema di memoria virtuale con segmentazione paginata. Gli indirizzi virtuali (su 32 bit) sono formati (partendo dal MSB) da 12 bit per il segmento, 10 bit per la pagina e 10 bit di offset. Si supponga che il segment table base register e il page table base register contengano, rispettivamente, i valori (espressi in esadecimale su 32 bit) 00A59000 e 0104B800, e che all’indirizzo virtuale 0C482A05 corrisponda l’indirizzo reale 01DE4805. Si calcolino i contenuti della segment table e della page table, per le sole parole interessate alla traduzione del precedente indirizzo. Si illustri infine la sequenza di letture in memoria effettuate (indirizzo e dato letto) per effettuare la traduzione. N.B. per semplicità si ipotizzi che non esistano TLB né inverted page table.